

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 60-136061

(43)Date of publication of application : 19.07.1985

(51)Int.Cl.

G11B 20/10

(21)Application number : 58-243486

(71)Applicant : SONY CORP

(22)Date of filing : 23.12.1983

(72)Inventor : FURUYA TSUNEO
FURUKAWA SHUNSUKE
HORI KATSUYA

(54) DISK REPRODUCER

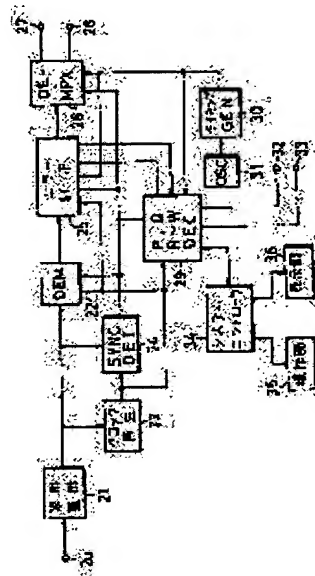
(57)Abstract:

PURPOSE: To read out the digital signals of programs, data, etc. by providing a buffer memory which deinterleaves the main digital data and a control means which detects the reproducing position of the main digital data by means of the subdigital data read out of the buffer memory.

CONSTITUTION: The output data of a digital demodulating circuit 22 undergoes the error detection, error correction and interpolation processings by an error correction circuit 25.

This circuit 25 contains an RAM, an RAM controller and an error correction circuit. The subcoding signal is written in the RAM in addition to the digital data on a main channel. The circuit 25 delivers both the digital data and the subcoding signal from which the time axis variance components are removed. Thus it is possible to record the digital data

excluding the one on the stereo music signal with identity secured for the error correction system, the signal form such as the format of the record data, etc. and the signal processing respectively.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of
rejection][Kind of final disposal of application other than the
examiner's decision of rejection or application
converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of
rejection][Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

昭60-136061

⑬ Int.Cl.⁴

識別記号

庁内整理番号

⑭ 公開 昭和60年(1985)7月19日

G 11 B 20/10

6733-5D

審査請求 未請求 発明の数 1 (全 8 頁)

⑮ 発明の名称 ディスク再生装置

⑯ 特 願 昭58-243486

⑰ 出 願 昭58(1983)12月23日

⑱ 発 明 者	古 谷 恒 雄	東京都品川区北品川6丁目7番35号	ソニー株式会社内
⑱ 発 明 者	古 川 俊 介	東京都品川区北品川6丁目7番35号	ソニー株式会社内
⑱ 発 明 者	堀 克 弥	東京都品川区北品川6丁目7番35号	ソニー株式会社内
⑲ 出 願 人	ソニー株式会社	東京都品川区北品川6丁目7番35号	
⑳ 代 理 人	弁理士 杉浦 正知		

明 細 書

1. 発明の名称 ディスク再生装置

2. 特許請求の範囲

メインデジタルデータとこのメインデジタルデータを選択的に再生するためのサブデジタルデータとが共通のトラックに記録されたディスクの再生装置において、

上記ディスクの再生信号に同期した書込みクロックを発生する手段と、一定周期の読出しクロックを発生する手段と、上記ディスクから再生された上記メインデジタルデータ及び上記サブデジタルデータが書込まれ、上記読出しクロックにより読出され、上記メインデジタルデータのインターリーブを行なうバッファメモリと、上記バッファメモリから読出された上記サブデジタルデータにより上記メインデジタルデータの再生位置をさがす制御手段とを備えたディスク再生装置。

3. 発明の詳細な説明

「産業上の利用分野」

この発明は、2チャンネルのデジタルオーディオ信号が記録されるデジタルディスクを用い、この2チャンネルのデジタルオーディオ信号以外のデジタルデータを記憶するようにしたディスク再生装置に関する。

「背景技術とその問題点」

光学式のデジタルオーディオディスク(コンパクトディスクと称される)を用いたシステムは、高品質のステレオ音楽を再生できるディスクシステムである。このディスクシステムによつて、プレーヤーの構成を大幅に変更せずに、ステレオ音楽以外に、文字を表わすデータ、表示用データ、プログラムのデータなどのデジタルデータを再生できれば、表示装置を付加することによつてグラフィックスによる図表、統計や、スチル画像による図鑑などの視覚的情報の再生装置や、ビデオゲーム装置を実現することができ、コンパクトディスクシステムの応用範囲を広げることができる。現行のコンパクトディスクのデータ記憶容量は、約500Mバイトあり、従来のフレキシブルディ

スクの記憶容量よりかなり大きい利点を有している。

一方、コンパクトディスクは、オーディオ信号の再生を考えているために、ディスク上のデータの頭出しは、音楽の曲単位や、楽節単位のように比較的大きい単位であつた。しかし、記憶装置としては、128バイトから10Kバイト程度のより細かい単位でデータの読出しを行なえることが必要である。

また、音楽信号の場合は、頭出しの精度は、聴感上問題とならない範囲で低くて良い。したがつて、コンパクトディスクからの再生信号から分離されたメインチャンネルのオーディオデータは、一旦バッファメモリに書込まれ、エラー訂正の処理に委ねられると共に、データ中の時間軸変動が除去される。しかしながら、サブコーディング信号は、上述のように、厳しい頭出しの精度を要求されないので、構成のローコスト化のために、時間軸変動の除去がなされない。したがつて、コンパクトディスク再生装置をデータメモリとして使

用しようとする、サブコーディング信号によつて正確にリードアドレスを指定することができない問題点があつた。

「発明の目的」

この発明は、既存のデジタルオーディオ用のディスクを使用することにより、デジタルオーディオ信号の代りに、プログラム、データなどのデジタル信号を読出すことを可能としたディスク再生装置の提供を目的とするものである。

この発明の他の目的は、メインチャンネルのデジタルデータのデインターリーブ復号のために用いられるバッファメモリを使用することにより、ローコストな構成のディスク再生装置を提供することにある。

「発明の概要」

この発明は、メインデジタルデータとこのメインデジタルデータを選択的に再生するためのサブデジタルデータとが共通のトラックに記録されたディスクの再生装置において、

ディスクの再生信号に同期した書込みクロック

を発生する手段と、一定周期の読出しクロックを発生する手段と、ディスクから再生されたメインデジタルデータ及びサブデジタルデータが書込まれ、読出しクロックにより読出され、メインデジタルデータのデインターリーブを行なうバッファメモリと、バッファメモリから読出されたサブデジタルデータによりメインデジタルデータの再生位置をさがす制御手段とを備えたディスク再生装置である。

「実施例」

この発明の一実施例は、コンパクトディスクに対してこの発明を適用したものである。

コンパクトディスクに記録される信号がオーディオデータの場合のデータ構成について第1図及び第2図を参照して説明する。

第1図は、コンパクトディスクに記録されているラスタストリームを示すものである。記録データの588ビットを1フレームとし、この1フレーム毎の特定のビットパターンをフレーム同期パルスFSの後には、3ビットの直流分抑圧ビット

RBが設けられ、更に、その後に各々が14ビットの0～32番のデータビットDBと、3ビットの直流分抑圧ビットRBとが交互に設けられている。このデータビットDBのうちで0番目のものは、サブコーディング信号あるいはユーザズビットと呼ばれ、ディスクの再生制御、関連する情報の表示などに使用されるものである。1～12、17～28番目のデータビットDBは、メインチャンネルのオーディオデータに割当てられ、残る13～16、29～32番目のデータビットDBは、メインチャンネルのエラー訂正コードのパリティデータに割当てられる。各データビットDBは、記録時に8-14変換により8ビットのデータが14ビットに変換されたものである。

第2図は、直流分抑圧ビットを除き、各データビットDBを8ビットとして、98フレームを順に並列に並べた状態を示す。0及び1のフレームのサブコーディング信号P～Wは、所定のビットパターンであるシンクパターンを形成している。また、Qチャンネルに関しては、98フレームの

うちの終端側の16フレームにエラー検出用のCRCコードが挿入されている。

Pチャンネルは、ポーズ及び音楽を示すフラグであつて、音楽で低レベル、ポーズで高レベルとされ、リードアウト区間で2Hz周期のパルスとされる。したがつて、このPチャンネルの検出及び計数を行なうことによつて、指定された音楽を選択して再生することが可能となる。Qチャンネルは、同種の制御をより複雑に行なうことができ、例えばQチャンネルの情報をディスク再生装置に設けられたマイクロコンピュータに取り込んで、音楽の再生途中でも直ちに他の音楽の再生に移行するなどのランダム選曲を行なうことができる。これ以外のRチャンネル～Wチャンネルは、ディスクに記録されている曲の作者、作曲者、その解説、時などを表示したり、音声で解説するために用いられる。

Qチャンネルの98ビットのうちで、先頭の2ビットがシンクパターンとされ、次の4ビットがコントロールビットとされ、更に、次の4ビット

がアドレスビットとされ、その後の72ビットがデータビットとされ、最後にエラー検出用のCRCコードが付加される。データビットの72ビット内に、トラック番号コードTNRとインデックスコードXとが含まれている。トラック番号コードTNRは、00～99まで変化するもので、インデックスコードXも同様に00～99まで変化するものである。更に、Qチャンネルのデータとして、曲及びポーズの時間を示す時間表示コードと、コンパクトディスクのプログラムエリアの最初から最外周側の終端まで連続的に変化する絶対時間を表示する時間表示コードとが含まれる。これらの時間表示コードは、各々が2桁の分、秒、フレームのコードにより構成される。1秒は、75フレームに分割される。デジタルデータのように、音楽より短い単位でコンパクトディスクをアクセスするためには、上述の絶対時間に関する時間表示コードが用いられる。

この一実施例は、メインチャンネルのデータとしてデジタルデータを記録する時に、サブコー

ディング信号のPチャンネル及びQチャンネルのデータ構成は、コンパクトディスクと同じものとしている。第3図は、デジタルデータの記録フォーマットを示す。デジタルデータは、(588×4バイト=2352バイト)を単位とするもので、この単位が1ブロックとされる。第3図で左チャンネル及び右チャンネルは、ステレオ音楽データの左右のチャンネルのサンプルデータとの対応を示すものである。前述のように、ステレオ音楽データの場合には、フレーム同期信号で規定される区間に(6×2×2=24バイト)のデータが記録されているので、ステレオ音楽データと同一の信号フォーマット(第1図)によりデジタルデータを記録すると、1ブロック(2352バイト)は、第0フレームから第97フレームまでに記録される。したがつて、サブコーディング信号の変化の周期の98フレームをくずすことなくデジタルデータを記録できる。

1ブロックのデジタルデータの最初の1バイトは、全て0のビットとされ、その後の10バイ

トが全て1のビットとされ、更にその後の1バイトが全て0のビットとされる。この12バイトの区間が1ブロックのデジタルデータの先頭を示すヘッダとされる。ヘッダの後に、各1バイトの分、秒、セクター、モードのデータが付加される。分、秒、セクターは、1ブロックのアドレスであつて、セクターは、フレームと同様に75セクターで1秒となるものである。モードのデータは、そのブロックのデジタルデータの種類などを示すものである。ヘッダ、アドレス(分、秒、セクター)、モードを除く残りの2340バイトに、スチル画データなどのデジタルデータが挿入される。

第4図は、コンパクトディスクに記録されるデジタルデータを形成するための記録回路の回路構成を示す。第4図において、1及び2は、夫々16ビットのデジタルデータが供給される入力端子を示す。このデジタルデータがマルチプレクサ3によつて1チャンネルのものに変換されて、エラー訂正エンコーダ4に供給される。エラー訂

正エンコーダ4では、オーディオPCM信号をクロスインターリーブ処理してリードソロモン符号によるエラー訂正可能な符号化がなされる。クロスインターリーブ処理は、各シンボルが異なる2個のエラー訂正符号系列に含まれるように、データの順序を並び変えるものである。このエラー訂正エンコーダ4の出力がマルチプレクサ5に供給される。

また、サブコーディング信号のPチャンネル及びQチャンネルに関するエンコーダ6とRチャンネル～Wチャンネルに関するエンコーダ7とが設けられ、これらの出力がマルチプレクサ8によつて合成され、マルチプレクサ5に供給される。マルチプレクサ5の出力は、デジタル変調回路9に供給され、(8→14)変換の変調を受ける。この場合、同期信号発生回路10からのフレームシンクが混合され、出力端子11に取り出される。Pチャンネル及びQチャンネルに関するエンコーダ6は、Qチャンネルに対して16ビットのCRCコードを付加する構成とされ、Rチャンネル～W

チャンネルに関するエンコーダ7は、リードソロモン符号及びインターリーブを用いたエラー訂正符号化を行なうものである。

また、マルチプレクサ3、5、8などの各回路に対して、タイミング発生回路12で形成されたクロックパルス、タイミング信号が供給される。13は、マスタークロックを発生するための発振器である。

第5図は、コンパクトディスクの再生信号を処理するための再生系の構成を示し、20で示す入力端子に光学的にディスクから再生された信号が供給される。

この再生信号が波形整形回路21を介してデジタル復調回路22、クロック再生回路23及び同期検出回路24に供給される。PLLの構成のクロック再生回路23によつて、再生データと同期したビットクロックが取り出される。また、同期検出回路24は、フレームシンクを検出し再生データと同期するフレームクロックを発生する構成とされており、ビットクロック及びフレームク

ロックが再生系の各回路に対して供給される。

デジタル復調回路22の出力データがエラー訂正回路25においてエラー検出、エラー訂正及び補間の処理を受ける。このエラー訂正回路25には、RAM、RAMコントローラ、エラー訂正回路が設けられており、RAMには、メインチャンネルのデジタルデータのみならずサブコーディング信号も書込まれる。RAMの書込みは、クロック再生回路23及び同期検出回路24からのビットクロック及びフレームクロックによつてなされる。また、RAMからのメインチャンネルのデジタルデータ及びサブコーディング信号の読出しは、タイミング発生回路30からのリードクロックによつてなされる。このリードクロックは、水晶発振器31の出力から形成されたものである。

したがって、エラー訂正回路25からは、共に時間軸変動分が除去されたデジタルデータ及びサブコーディング信号が出力される。エラー訂正回路25の出力がデマルチプレクサ26に供給され、2つのチャンネルに分けられて出力端子27

及び28に取り出される。サブコーディング信号がサブコーディング信号のデコーダ29に供給され、デコーダ29においてエラー検出及びエラー訂正の処理を受ける。

デコーダ29から得られるサブコーディング信号のPチャンネル及びQチャンネルのデータがシステムコントローラ34に供給される。このシステムコントローラ34に関連して、キーボードなどの操作部35が設けられると共に、Qチャンネルに含まれている絶対時間表示用のタイムコードがラインディスプレイ36に供給されて表示される。操作部35からのキー入力によつて、タイムコードで表現された所望のアドレスのデジタルデータをディスクから再生することができる。操作部35からの指令の代わりに、デジタルデータが供給される外部のコンピュータからの指令をI/Oインターフェースを介してシステムコントローラ34に供給しても良い。更に、Pチャンネル及びQチャンネルのデータが出力端子32に取り出されると共に、R～Wチャンネルのデータが出

力端子33に取り出される。また、R～Wチャンネルのデータは、スチル画像データ、曲の解説などのオーディオデータである。

上述の再生回路のエラー訂正回路25のRAMにおけるライト動作及びリード動作について、第6図及び第7図を参照して説明する。説明の簡単のため、1フレームがメインチャンネルの4個のシンボルとサブコーディング信号の1個のシンボルの計5シンボルから構成されているものとする。

第6図は、連続する3フレーム t_1 、 t_2 、 t_3 の夫々におけるRAMの内容を示し、第6図における数字は、アドレス情報を変わしている。フレーム t_1 では、1フレームの再生データがRAMのアドレス(5, 10, 14, 17, 19)に書込まれる。アドレス19には、サブコーディング信号の1シンボルが書き込まれる。このフレーム t_1 では、前のフレームにアドレス(4, 9, 13, 16)に書込まれたメインチャンネルのデジタルデータがエラー訂正符号 C_1 の系列となり、エラー訂正されると共に、アドレス(1, 7,

12, 16)のデジタルデータがエラー訂正符号 C_1 によりエラー訂正される。更に、フレーム t_1 では、エラー訂正されたアドレス(0, 6, 11, 15)のデジタルデータの4シンボル W_1 、 W_2 、 W_3 、 W_4 及びアドレス18のサブコーディング信号のシンボル S_1 がRAMから読出される。

次のフレーム t_2 では、エラー訂正され、ディンターリーブされたアドレス(1, 7, 12, 16, 19)のデジタルデータの4シンボル W_5 、 W_6 、 W_7 、 W_8 及びサブコーディング信号のシンボル S_2 がRAMから読出される。これと共に、フレーム t_2 で書込まれたアドレス(5, 10, 14, 17)のデジタルデータがエラー訂正符号 C_1 により訂正されると共に、アドレス(2, 8, 13, 17)のデジタルデータがエラー訂正符号 C_2 により訂正される。更に、再生された1フレームのデータがアドレス(6, 11, 15, 18, 20)に書込まれる。

更に、次のフレーム t_3 では、ディンターリー

ブ及びエラー訂正されたデジタルデータの4シンボル W_9 、 W_{10} 、 W_{11} 、 W_{12} 及びサブコーディング信号のシンボル S_3 がアドレス(2, 8, 13, 17, 20)から読出される。これと共に、再生された1フレームのデータがアドレス(7, 12, 16, 19, 21)に書込まれる。

RAMへの書込みは、再生データと同期したクロック信号によりなされ、RAMからの読出しは、水晶発振器の出力から形成されたクロック信号によりなされるので、RAMから読出されるデジタルデータ及びサブコーディング信号は、同一の時間軸補正をうける。第7図Aに示すように、RAMからのデジタルデータの読出しのタイミングは、一定周期 $1/f_s$ ($f_s=44.1\text{KHz}$)で行なわれると共に、第7図Bに示すように、デジタルデータの読出しのタイミングと重ならないように、サブコーディング信号のシンボル S_1 の読出しがなされる。これと共に、第7図Cに示すように、RAMのアドレス(5, 10, 14, 17)の夫々にデジタルデータ W_{13} 、 W_{14} 、 W_{15} 、 W_{16}

が書込まれると共に、第7図Dに示すように、サブコーディング信号のシンボル S_2 がアドレス19に書込まれる。これらの書込みタイミングは、上述の読出しタイミングと重ならないようにされる。

「発明の効果」

この発明に依れば、従来のフレキシブルディスクに比べて頗る大容量のディスク記憶装置を実現することができ、然も、取り扱いに適した量を単位としてデジタル信号を読出すことができる。

また、この発明に依れば既に、商品化されているコンパクトディスクのようなステレオ音楽信号の再生のためのディスクに対して、エラー訂正方式、記録データのフォーマットなどの信号形態及び信号の処理の同一性を保つて、ステレオ音楽信号以外のデジタルデータを記録することができる。

更に、この発明は、ディンターリーブ用のRAMをサブコーディング信号の時間軸補正に共通に用いるので、現行のコンパクトディスクの再生処理

回路を殆ど用いることができ、ローコストの成
とできる。

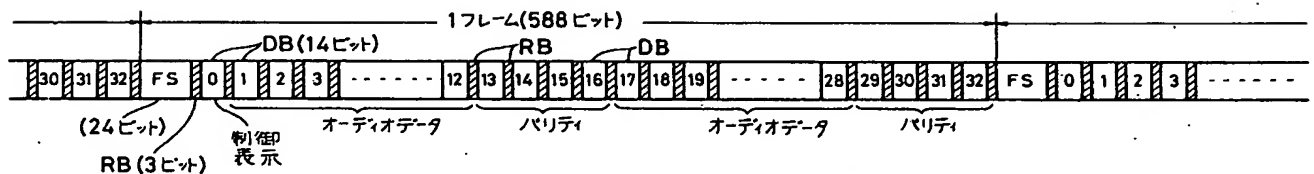
4. 図面の簡単な説明

第1図及び第2図はこの発明が適用されるコン
パクトディスクの記録データのデータ構成の説明
に用いる略線図。第3図はこの発明の一実施例に
おけるデジタルデータを記録する時の1ブロッ
クの構成を示す略線図。第4図はディスクに記録
される信号を発生するための記録回路の構成を示
すブロック図。第5図はディスクの再生信号が供
給される再生回路のブロック図。第6図及び第7
図は再生回路における時間軸変動の除去及びディ
ンタリープの説明に用いる略線図及びタイムチ
ャートである。

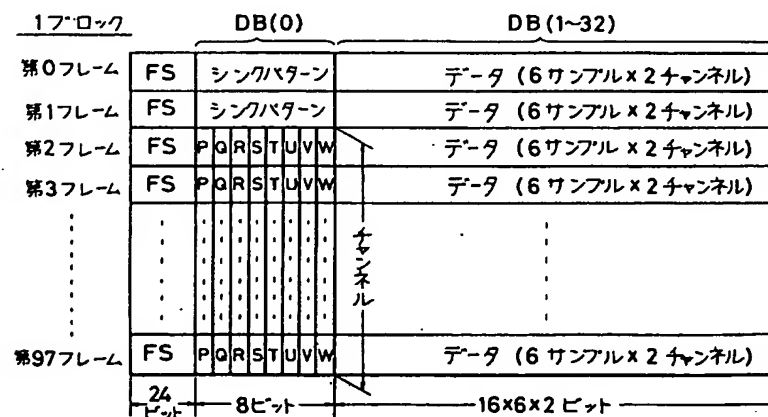
25 …… エラー訂正回路。27、28 ……
再生データの出力端子。29 …… サブコーデ
ィング信号のデコーダ。

代理人 杉 浦 正 知

第1図



第2図



第 6 図

